

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-016259

(43)Date of publication of application : 22.01.1999

(51)Int.Cl.

G11B 19/04

G11B 21/02

(21)Application number : 09-167296

(71)Applicant : INTERNATL BUSINESS MACH CORP &lt;IBM&gt;

(22)Date of filing : 24.06.1997

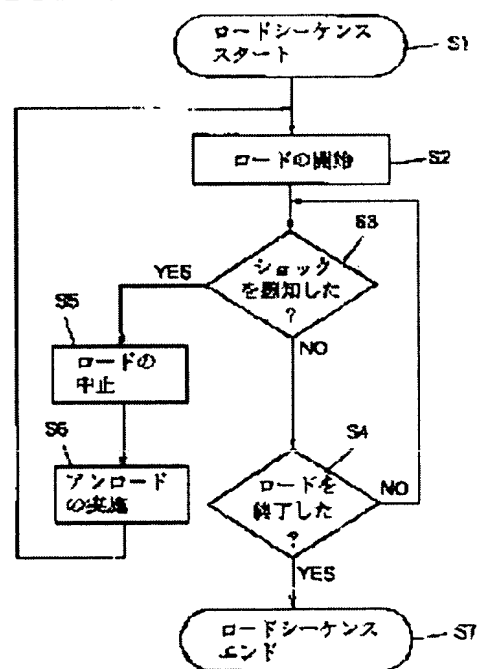
(72)Inventor : UCHIIKE HIROSHI  
 OGASAWARA KENJI  
 AMANO YOSHIRO  
 SHIMIZU MASAHIRO  
 KURIHARA SHUSUKE  
 TSUCHIMOTO KAZUNARI  
 KITAZAKI NOBUYUKI  
 UENO SHINJI  
 YONEDA ISAO  
 YOKOE YUJI  
 SAI FUMINORI

## (54) HEAD MECHANISM CONTROLLER AND SIGNAL SUPPLY CONTROL DEVICE AND DISK DRIVE DEVICE

## (57)Abstract:

PROBLEM TO BE SOLVED: To prevent a head slider from accidentally landing.

SOLUTION: The head slider provided with a transducer head is mounted on a head arm of the head mechanism and loaded on a disk by the turning of the head arm and also unloaded to the retreating position out of the disk from on the disk. A shock sensor is provided for sensing the shock received by the head mechanism from the outside. The loading operation of the head slider is started at a step S2, and when the shock is sensed at a step S3 during the loading operation, the loading is stopped at a step S5 and the unloading is carried out at a step S6 to return the head slider to the retreating position. When the unloading operation at the step S6 is finished, the head slider is returned to the step S2 and the reloading is started.



## LEGAL STATUS

[Date of request for examination] 11.12.1998

[Date of sending the examiner's decision of rejection] 16.07.2002

[Kind of final disposal of application other than the  
 examiner's decision of rejection or application  
 converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

**THIS PAGE BLANK (USPTO)**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-16259

(43) 公開日 平成11年(1999) 1月22日

(51) Int.Cl.<sup>4</sup>

G 1 1 B 19/04  
21/02

識別記号

5 0 1  
6 0 1

F I

G 1 1 B 19/04  
21/02

5 0 1 D  
6 0 1 V

審査請求 未請求 請求項の数19 O L (全 16 頁)

(21) 出願番号 特願平9-167296

(22) 出願日 平成9年(1997) 6月24日

(71) 出願人 390009531

インターナショナル・ビジネス・マシー  
ズ・コーポレーション

INTERNATIONAL BUSIN  
ESS MACHINES CORPO  
RATION

アメリカ合衆国10504、ニューヨーク州  
アーモンク (番地なし)

(72) 発明者 内池 寛

神奈川県藤沢市桐原町1番地 日本アイ・  
ビー・エム株式会社 藤沢事業所内

(74) 代理人 弁理士 坂口 博 (外2名)

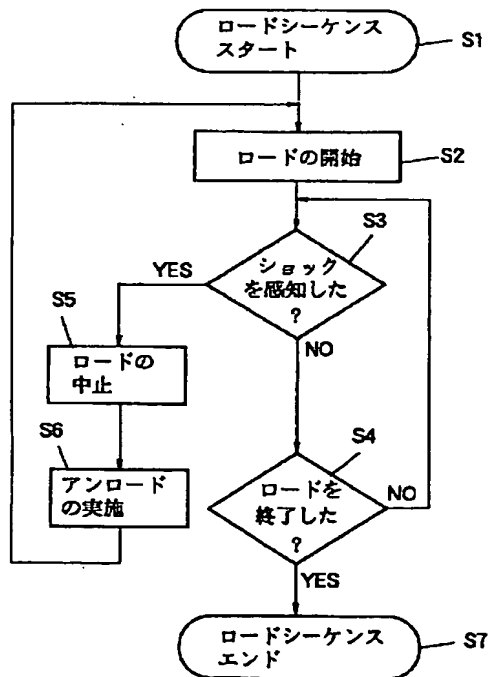
最終頁に続く

(54) 【発明の名称】 ヘッド機構制御装置および信号供給制御装置ならびにディスクドライブ装置

(57) 【要約】

【課題】 ヘッドスライダのアクシデンタルランディン  
グを防止する。

【解決手段】 変換器ヘッドを有するヘッドスライダ  
は、ヘッド機構のヘッドアームに実装されており、ヘッ  
ドアームが旋回することによりディスク上にロードさ  
れ、またディスク上からディスク外の退避位置にアンロ  
ードされる。ヘッド機構が外部から受けたショックを感  
知するために、ショックセンサが設けられている。ステ  
ップS2でヘッドスライダのロードを開始し、ロードの  
実施中にステップS3でショック感知したら、ステップ  
S5でロードを中止させ、ステップS6でアンロードを  
実施させ、ヘッドスライダを退避位置に戻す。ステップ  
S6のアンロードが終了したら、ステップS2に戻り、  
再ロードを開始させる。



## 【特許請求の範囲】

【請求項1】 記録媒体上に情報を書き込みまたはそこから情報を読み出すための変換器ヘッドを、前記記録媒体上にロードしたまたはそこからアンロードする機構を制御するヘッド機構制御装置において、前記機構に加わるショックを感知するショックセンサと、

変換器ヘッドのロード実施中に感知されたショックがロードの中止を要するものであるか否かを判定する判定手段と、

前記感知されたショックがロードの中止を要するものである場合に、ロードを中止させ、前記変換器ヘッドのアンロードを実施させるロード／アンロード制御手段とを有することを特徴とするヘッド機構制御装置。

【請求項2】 前記判定手段は、前記感知されたショックのレベルが所定レベル以上であるとき、ロードの中止が必要であると判定することを特徴とする請求項1に記載のヘッド機構制御装置。

【請求項3】 前記ロード／アンロード制御手段は、さらに、前記ショック感知によるアンロードが終了したら、変換器ヘッドの再ロードを実施させることを特徴とする請求項1に記載のヘッド機構制御装置。

【請求項4】 前記ロード／アンロード制御手段は、さらに、前記再ロードの実施回数が所定回数に達していたら、前記ショック感知によるアンロードが終了しても、前記再ロードを実施させないことを特徴とする請求項3に記載のヘッド機構制御装置。

【請求項5】 前記ロード／アンロード制御手段は、変換器ヘッドの速度を制御しない機構駆動法により、前記ショック感知によるアンロードを実施させることを特徴とする請求項1に記載のヘッド機構制御装置。

【請求項6】 記録媒体上に情報を書き込みまたはそこから情報を読み出すための変換器ヘッドを、前記記録媒体上にロードしたまたはそこからアンロードする機構を制御するヘッド機構制御装置において、前記機構に加わるショックを感知するショックセンサと、変換器ヘッドの速度制御を伴うアンロード実施中に感知されたショックが、前記速度制御の中止を要するものか否かを判定する判定手段と、前記感知されたショックが速度制御の中止を要するものである場合に、前記速度制御を中止させ、変換器ヘッドの速度を制御しないアンロードを実施させるロード／アンロード制御手段とを有することを特徴とするヘッド機構制御装置。

【請求項7】 前記判定手段は、前記感知されたショックのレベルが所定レベル以上であるとき、前記速度制御の中止を要するものであると判定することを特徴とする請求項6に記載のヘッド機構制御装置。

【請求項8】 回転する記録媒体上に情報を書き込みまたはそこから情報を読み出すための変換器ヘッドを、前記記録媒体上の所定領域に進入させまたは前記所定領域から退避させる機構を制御するヘッド機構制御装置において、

前記記録媒体の回転速度を検知する回転速度検知手段と、

前記検知された回転速度が所定範囲内にあるか否かを判定する判定手段と、

10 前記検知された回転速度が前記所定範囲内にあるときのみ、変換器ヘッドの前記進入を実施させる進入制御手段とを有することを特徴とするヘッド機構制御装置。

【請求項9】 回転する記録媒体上に情報を書き込みまたはそこから情報を読み出すための変換器ヘッドを、前記記録媒体上の所定領域に進入させまたは前記所定領域から退避させる機構を制御するヘッド機構制御装置において、

前記記録媒体の回転速度を検知する回転速度検知手段と、

20 前記検知された回転速度が所定範囲から外れているか否かを判定する判定手段と、

前記検知された回転速度が前記所定範囲から外れていたら、前記変換器ヘッドの前記退避を実施させる退避制御手段とを有することを特徴とするヘッド機構制御装置。

【請求項10】 回転する記録媒体上に情報を書き込みまたはそこから情報を読み出すための変換器ヘッドを、前記記録媒体上の所定領域に進入させまたは前記所定領域から退避させる機構を制御するヘッド機構制御装置において、

30 前記記録媒体の設定回転速度を第1の回転速度から第2の回転速度に変更する回転速度変更の実施通知を受けたら、前記変換器ヘッドの前記退避を実施する退避制御手段と、

前記変換ヘッドの退避が終了してから、前記回転速度変更を実施させる回転速度変更制御手段とを有することを特徴とするヘッド機構制御装置。

【請求項11】 さらに、前記記録媒体の回転速度を検知する回転速度検知手段と、

40 前記検知された回転速度が前記第2の回転速度に対して所定範囲内にあるか否かを判定する判定手段と、前記検知された回転速度が前記所定範囲内にあるときに、前記変換器ヘッドの前記進入を実施させる進入制御手段とを有することを特徴とする請求項10に記載のヘッド機構制御装置。

【請求項12】 回転する記録媒体上に情報を書き込みまたはそこから情報を読み出すための変換器ヘッドを、前記記録媒体上の所定領域に進入させまたは前記所定領域から退避させる機構に前記変換器ヘッドの前記退避を実施させる退避制御手段を有し、前記機構を制御するへ

ッド機構制御装置において、リセットされてから所定の時間を経過するとタイムアップする監視タイマと、前記記録媒体が所定の回数回転するごとに前記監視タイマをリセットするタイマリセット手段と、前記監視タイマがタイムアップしたら、前記変換器ヘッドの前記退避を、前記退避制御手段に関わらず実施させる退避制御補助手段とを有することを特徴とするヘッド機構制御装置。

【請求項 13】 前記タイマリセット手段は、前記記録媒体が所定の回数回転するごとにリセットパルスを出力するものであり、前記監視タイマは、前記リセットパルスによりリセットされ、一定の時間間隔でカウントアップ動作をし、オーバーフローしたときにタイムアップ信号を出力するカウンタ回路を有し、前記アンロード制御補助手段は、前記タイムアップ信号に従って ON/OFF するスイッチ回路を有することを特徴とする請求項 12 に記載のヘッド機構制御装置。

【請求項 14】 作動機構の駆動回路に対する駆動源信号の供給を制御する信号供給制御装置において、ワードデータを受信するデータ受信手段と、前記データ受信手段によりキーワードが受信されると、前記駆動源信号の供給を停止させる供給制御手段とを有することを特徴とする信号供給制御装置。

【請求項 15】 前記作動機構は、記録媒体を回転させる回転機構であることを特徴とする請求項 14 に記載の信号供給制御装置。

【請求項 16】 前記駆動源信号が、クロック信号あるいは電源であることを特徴とする請求項 14 に記載の信号供給制御装置。

【請求項 17】 前記キーワードは、複数ビットからなるシリアルデータ、あるいは複数ビットからなるパラレルデータ、あるいは複数ビットからなるパラレル/シリアル複合データであることを特徴とする請求項 14 に記載の信号供給制御装置。

【請求項 18】 回転するディスク記録媒体と、前記ディスク記録媒体上に情報を書き込みまたはそこから情報を読み出すための変換器ヘッドと、前記変換器ヘッドを前記ディスク記録媒体上の所定領域に進入させまたはそこから退避させるヘッド機構と、前記ヘッド機構の動作を制御するヘッド機構制御装置とを備え、前記ヘッド機構制御装置として、請求項 1、6、8、9、10、または 12 に記載のヘッド機構制御装置を用いたことを特徴とするディスクドライブ装置。

【請求項 19】 ディスク記録媒体と、前記ディスク記録媒体を回転させる回転機構と、前記回転機構を駆動する駆動回路と、前記駆動回路に対する駆動源信号の供給を制御する信号供給制御装置と、前記ディスク記録媒体上に情報を書き込みまたはそこから情報を読み出すため

の変換器ヘッドとを備え、

前記信号供給制御装置として請求項 14 に記載の信号供給制御装置を用いたことを特徴とするディスクドライブ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、回転する記録媒体上に情報を書き込みまたはそこから情報を読み出すための変換器ヘッドを記録媒体上の所定領域に進入させまたはそこから退避させるためのヘッド機構を制御するヘッド機構制御装置を有するディスクドライブ装置、および記録媒体を回転させる回転機構等の作動機構を駆動する駆動回路に対する駆動源信号の供給を制御する信号供給制御装置を有するディスクドライブ装置に関し、特に変換器ヘッドが記録媒体に意図せずに接触してしまうアクシデンタルランディングを防止することができるヘッド機構制御装置および信号供給制御装置に関する。

【0002】

【従来の技術】ディスクドライブ装置において変換器ヘッドを有するヘッドスライダをディスクのデータ領域上に進入させまたはそこから退避させるヘッド機構としては、コンタクト・スタート・ストップ (CSS) 機構、ロード/アンロード機構、等がある。ヘッド機構は、ヘッドスライダをディスクのデータ領域に意図的に接触させることはない。CSS 機構はディスクの退避領域にヘッドスライダを退避させる。退避したときヘッドスライダは退避領域表面に接触する。またロード/アンロード機構は、ヘッドスライダを実装するヘッドアームをディスクの内周または外周近傍に設けられたランブ上に動かすことによりヘッドスライダをディスク外に退避させ (すなわちアンロードし)、またランブからヘッドアームを動かすことによりヘッドスライダをディスク上に進入させる (すなわちロードする)。ロード/アンロード機構は、ヘッドスライダをディスク表面に意図的に接触させることはない。このようなヘッド機構の動作は、ヘッド機構制御装置により制御される。

【0003】CSS 型ディスクドライブ装置のディスクのデータ領域表面、およびロード/アンロード型ディスクドライブ装置のディスク表面は平滑化されており、この平滑化された表面にヘッドスライダが意図せずに接触する、すなわちアクシデンタルランディングしてしまうと、ディスク表面を傷つけたり、ヘッドスライダがディスク表面に吸着してしまうことがある。特にロード/アンロード型ディスクドライブ装置では、ヘッドスライダのディスク表面からの浮上量を低くしてデータ記録密度を高めるために、ディスク表面の平滑度を高めてあり、アクシデンタルランディングによりヘッドスライダが吸着してしまう危険性が高い。ヘッド機構制御装置には、アクシデンタルランディングを回避するための手段を備えたものがある。

【0004】アクシデンタルランディングを回避するための手段を備えたヘッド機構制御装置としては、例えば特開平4-147463号公報に開示されたヘッドリトラクト処理装置がある。このヘッドリトラクト処理装置は、振動あるいは電源低下を感知したら、ヘッドスライダをディスク上からアンロードする（データ領域から退避させる）ものである。

【0005】また、ディスクドライブ装置においてディスクを回転させるスピンドルモータ（回転機構）の駆動回路に対するクロック信号等の駆動源信号の供給は、信号供給制御装置により制御される。この信号供給制御装置は、上位の制御装置から所定値の1ビットデータを受信すると、上記の駆動回路に対する駆動源信号の供給を停止させるものである。信号供給制御装置による駆動源信号の供給停止制御は、例えばディスクドライブ装置をパワーセーブモードで動作させる場合に実施される。

【0006】

【発明が解決しようとする課題】しかしながら、上記従来のディスクドライブ装置においては、スピンドルモータの異常動作に対してアクシデンタルランディングを回避する対策がなされていない。特にスピンドルモータが異常停止したときに、ヘッドスライダがディスク上（またはデータ領域上）にあると、必ずアクシデンタルランディングを生じてしまう。スピンドルモータの異常停止は、例えば上位の制御装置の暴走により信号供給制御装置に所定値の1ビットデータが誤って転送されてしまい、ヘッドスライダがディスク上（またはデータ領域上）にあるにもかかわらず駆動源信号の供給を停止してしまったときに生じる。

【0007】また、ロード／アンロード型ディスクドライブ装置においては、ヘッドスライダを所定の速度でディスク上にロードしないとアクシデンタルランディングを生ずる危険性があり、このためヘッドスライダの速度を制御しながらヘッドアームを駆動し、アンロードもこの駆動法に準ずる。ただし、ディスクドライブ装置の電源をOFFしたときのアンロードすなわちパワーOFFリトラクトはこの限りではない。しかし、速度制御によるロード／アンロード実施中にディスクドライブ装置がショックを受けると、ヘッドスライダの速度が目的値から大きく外れることがあり、アクシデンタルランディングを生ずる危険性がある。

【0008】本発明はこのような従来の課題を解決するためになされたものであり、アクシデンタルランディングを回避することができるヘッド機構制御装置および信号供給制御装置を提供することを目的とするものである。

【0009】

【課題を解決するための手段】上記の目的を達成するために本発明のヘッド機構制御装置は、変換器ヘッドのロード実施中に、ロードの中止を要するショックを感知し

たら、ロードを中止してアンロードを実施することを特徴とする。

【0010】また本発明の他のヘッド機構制御装置は、変換器ヘッドの速度制御を伴うアンロード実施中に、速度制御の中止を要するショックを感知したら、速度制御駆動を中止して変換器ヘッドの速度を制御しないアンロードを実施させることを特徴とする。

【0011】また本発明の他のヘッド機構制御装置は、記録媒体の回転速度が所定範囲内にあることを確認してから、記録媒体上の所定領域に変換器ヘッドを進入させることを特徴とする。

【0012】また本発明の他のヘッド機構制御装置は、記録媒体の回転速度が所定範囲から外れたら、記録媒体上の所定領域から変換器ヘッドを退避させることを特徴とするものである。

【0013】また本発明の他のヘッド機構制御装置は、記録媒体の設定回転速度を第1の回転速度から第2の回転速度に変更する際に、変換器ヘッドのアンロードを実施させてから、記録媒体の回転速度の変更を実施させ、記録媒体の回転速度が第2の回転速度に対して所定範囲内にあることを確認してから、変換器ヘッドのロードを実施させることを特徴とするものである。

【0014】また本発明の他のヘッド機構制御装置は、記録媒体が所定の回数回転するごとに監視タイマをリセットし、監視タイマがタイムアップしたら、退避制御手段に関わらず、変換器ヘッドの退避を実施させることを特徴とするものである。

【0015】本発明の信号供給制御装置は、キーワードを受信したら駆動源信号の供給を停止させることを特徴とするものである。

【0016】本発明のディスクドライブ装置は、上記本発明のヘッド機構制御装置あるいは上記本発明の信号供給制御装置を用いたことを特徴とするものである。

【0017】

【発明の実施の形態】

実施の形態1

図1は本発明の実施の形態1のディスクドライブ装置の構成を示す図である。図1に示すディスクドライブ装置は、ディスク1と、スピンドルモータ2と、ヘッドアーム3と、ヘッドスライダ4と、VCMコイル5と、ランブ6と、クラッシュストップ7と、CPU10と、スピンドルドライバ11と、VCMドライバ12と、速度検知回路13と、ショックセンサ14とを有する。

【0018】データ記録媒体であるディスク1は、スピンドルモータ2のスピンドル軸に固定されている。スピンドルモータ2は、ディスク1を回転させる。ディスク1にデータを記録し、またディスク1からデータを読み込む変換器ヘッドを有するヘッドスライダ4と、VCMコイル5とは、ともにヘッドアーム3に実装されている。VCMコイル5は、図示しない永久磁石体とともに

ボイスコイルモータ（VCM）を構成する。このVCMは、アクチュエータ3を旋回させる。ランプ6は、ヘッドスライダ4がアンロードされ、ヘッドアーム3が退避位置にあるときに、ヘッドアーム3を支持するものである。ヘッドアーム3とVCMとランプ6とは、ヘッドスライダ4をディスク1上にロードし、ディスク1上から退避位置にアンロードするロード／アンロード機構を構成する。

【0019】スピンドルドライバ11は、CPU10からの命令に従ってスピンドルモータ2を駆動する。VCMドライバ12は、CPU10からの命令に従って、VCMコイル5に駆動電流を流し、ヘッドアーム3を駆動する。速度検知回路13は、ヘッドスライダ4のロード／アンロード速度（ヘッドアーム3の旋回速度）を検知するものであり、速度電圧検知回路13aとADコンバータ13bとを有する。ショックセンサ14は、ディスクドライブ装置に加わるショックを感知するものであり、ショックセンサ素子14aとADコンバータ13bとを有する。

【0020】実施の形態1のディスクドライブ装置は、ヘッドスライダ4のロード実施中に、所定レベル以上のショックを感知したら、ヘッドスライダ4のロードを中止してアンロードを実施し、そのあとロードを再開することを特徴とする。また、速度制御駆動によるヘッドスライダ4のアンロード実施中に、所定レベル以上のショックを感知したら、速度制御駆動を中止し、強制駆動（速度を制御しない駆動）によるヘッドスライダ4のアンロードを実施することを特徴とする。

【0021】CPU10と速度検知回路13とショックセンサ14とは、VCMドライバ12を介して上記のロード／アンロード機構を制御するヘッド機構制御装置を構成する。CPU10は、ヘッドスライダ4のロード実施中にショックセンサ14により感知されたショックが第1の基準レベル以上であるか否かを判定する第1の判定手段と、上記のショックが第1の基準レベル以上であったときに、ロードを中止させ、ヘッドスライダ4のアンロードを実施させ、アンロードが終了したら再ロードを実施させる第1のロード／アンロード制御手段とを有する。またCPU10は、ヘッドアーム3を強制駆動させ、あるいは速度検知回路13により検知されたロード／アンロード速度に基づいてヘッドアーム3を速度制御駆動させる。さらにCPU10は、ヘッドスライダ4の速度制御駆動によるアンロードロード実施中にショックセンサ14により感知されたショックが第2の基準レベル以上であるか否かを判定する第2の判定手段と、上記のショックが第2の基準レベル以上であったときに、速度制御駆動を中止させ、ヘッドスライダ4の強制駆動によるアンロードを実施させる第2のロード／アンロード制御手段とを有する。上記それぞれの手段は、例えばCPU10内の記憶素子に記憶されたマイクロコードに基

づくものである。またCPU10は、スピンドルドライバ11を介してスピンドルモータ2を制御するスピンドルモータ制御装置を構成する。

【0022】図2はヘッドスライダ4のロード／アンロードを説明する図であり、(a)は上面図、(b)はヘッドアーム3に形成された凸部3bおよびランプ6を含む断面図である。ヘッドアーム3はVCMコイル5に駆動電流を流すことにより、旋回軸3aを中心に旋回する。図2(a)では、時計回りの旋回方向がアンロード方向、半時計回りの旋回方向がロード方向である。ヘッドスライダ4がアンロードされ、ヘッドアーム3が退避位置にあるとき、ヘッドアーム3に形成された凸部3bは、ランプ6のパーキング面6aに接触している。またヘッドアーム3のコイル支持部3cは、クラッシュストップ7に接触しているか、あるいは極めて近接している。

【0023】図1および図2において、ヘッドスライダ4のロードが実施されると、ヘッドアーム3は上記のロード方向に旋回し、回転しているディスク1上（ディスク1上空）にヘッドスライダ4を進入させる。このとき、凸部3bはランプ6の表面をロード方向に摺動し、斜面6dから離れる。ヘッドスライダ4をロードしたときのヘッドアーム3の位置は図1に示してある。また、ヘッドスライダ4のアンロードが実施されると、ヘッドアーム3はアンロード方向に旋回し、凸部3bはランプ6の表面をアンロード方向に摺動し、パーキング面6aに至る（図2参照）。

【0024】図3は実施の形態1のディスクドライブ装置におけるヘッド機構制御装置の構成を示す図である。上述したように、図3に示すヘッド機構制御装置はCPU10と速度電圧検知回路13aとADコンバータ13bとショックセンサ素子14aとADコンバータ14bとを有する。図3のVCMコイル5において、 $R_{vcm}$ はコイルの等価抵抗を示し、 $E_{vcm}$ はコイルの移動に伴ってコイルに発生する逆起電力を示す。速度電圧検知回路13aは、VCMコイル5の逆起電力 $E_{vcm}$ に比例した電圧を出力する回路である。速度電圧検知回路13aは、例えば図3のように、抵抗 $R_{sens}$ 、 $R_0$ 、 $R_g$ 、およびオペアンプOP1からなる第1差動部と、抵抗 $R_1 \sim R_6$ 、コンデンサC、およびオペアンプOP2からなる第2差動部と、リファレンス電圧 $V_{ref}$ が印加される端子REFと、端子OUTとにより構成される。VCMコイル5はノードN1とN2の間に挿入されており、抵抗 $R_{sens}$ はノードN2とN3の間に挿入されている。ノードN1～N3は、それぞれVCMドライバ12の端子D1、S、D2に接続されている。VCMコイル5の駆動電流は、主に端子D1－抵抗 $R_{sens}$ －VCMコイル5－端子D2という経路でVCMドライバ12から供給される。抵抗 $R_{sens}$ 、 $R_0$ 、 $R_g$ の値を、コイル抵抗 $R_{vc}$ に對し、

$$R_{vcm} / R_{sens} = R_g / R_0$$

となるように設定することにより、端子OUTの電圧 $V_{out}$ は逆起電力 $E_{vcm}$ に比例した電圧となる。

【0025】逆起電力 $E_{vcm}$ の大きさは、ヘッドアーム3の旋回速度すなわちヘッドスライダ4の速度に比例するので、速度電圧検知回路13aの出力電圧 $V_{out}$ の大きさは、ヘッドスライダ4の速度に比例する。このようにヘッドスライダ4の速度に比例する電圧を速度電圧と称する。この速度電圧 $V_{out}$ は、ADコンバータ13bによりデジタルデータに変換され、CPU10に入力される。

【0026】ショックセンサ素子14aは、ディスクドライブ装置に固定実装され、ショックの大きさに比例した電圧（ショック電圧）を出力するものである。ショックセンサ素子14aとしては、例えば圧電体を用いた加速度センサ（ピエゾ素子）を用いる。ショックセンサ素子14aから出力されたショック電圧は、ADコンバータ14bによりデジタルデータに変換され、CPU10に入力される。

【0027】ここで、ヘッドスライダ4のロード／アンロードにおける速度制御駆動と強制駆動について説明する。速度制御駆動は、ヘッド速度が所定プロファイル（所定値）となるように、ヘッドアーム3を駆動するものであり、ここではヘッドアーム3を一定速度で駆動するものである。速度制御駆動においては、CPU10は、速度検知回路13により検知されたヘッド速度に基づいて、VCMドライバ12からVCMコイル5に駆動電流値を制御する。強制駆動は、ヘッド速度に関わらず、VCMコイル5に所定プロファイル（所定値）の駆動電流を流してヘッドアーム3を駆動するものであり、ここではVCMコイルに一定の駆動電流を流してヘッドアーム3を駆動するものである。速度制御駆動によるロードは、ヘッドスライダ4を所定の速度でディスク1上に進入させるためのものである。速度制御駆動によるロードは、アクシデンタルランディングを防止するために不可欠なものである。また速度制御駆動によるアンロードはヘッドアーム3を所定の速度でランプ6に接触させるためのものである。

【0028】図4は速度制御駆動によるロード／アンロードの際にVCMコイル5に流す駆動電流（VCM電流） $I_{vcm}$ のプロファイルの一例を示す図であり、

（a）はロードの際のVCM電流プロファイルであり、（b）はアンロードの際のVCM電流プロファイルである。図4（a）においては、時刻 $t_0$ でロードを開始し、時刻 $t_1$ でヘッドスライダ4を所定速度でディスク1上に進入させ、ロードを終了している。VCM電流 $I_{vcm}$ のプロファイルは、パルス電流部（ファーストブッシュ部）P1と逐次変化する速度制御電流部C1とを有する。ヘッドアーム3は、パルス電流部Pにより、図2に示すランプ6のパーキング面6aとの静止摩擦力に打

ち勝ってロード方向に摺動を開始し、速度制御電流部C1により、所定の速度でランプ6の斜面6dから離れ、ディスク1上に進入する。ヘッドアーム3は、速度制御電流部C1のC11によりランプ6の斜面6bを登り、C12により頂面6cを摺動し、C13により斜面6dを降る。また、図4（b）においては、時刻 $t_0$ でヘッドアーム3がランプ6に接触し、時刻 $t_1$ でアンロードを終了している。VCM電流のプロファイルは、逐次変化する速度制御電流部C2とパルス電流部（ラストブッシュ部）P2とを有する。ヘッドアーム3は、速度制御電流部C2により、ランプ6の斜面6d、頂面6c、斜面6bを摺動してパーキング面6aに至り、パルス電流部P2により確実に退避位置にアンロードされる。

【0029】速度制御駆動によるロード／アンロード実施中に外部からショックを受けると、速度検知回路13aからの速度電圧に対するADコンバータ13bのダイナミックレンジの限界等により、ヘッドアーム3の速度を正常に制御できなくなることがある。ショックを受けたあとロード／アンロードを継続すると、速度制御が不安定になり、ヘッドアーム3が異常な速度でディスク1上に進入し、アクシデンタルランディングとなる危険性がある。例えば、ロード中においては、ヘッドアーム3が正常速度制御時よりも、大きな速度でディスク1上に進入してしまうと、アクシデンタルランディングとなる危険性がある。また、アンロード中においては、ヘッドアーム3がディスク1上に戻ってしまうと、アクシデンタルランディングとなる危険性がある。

【0030】図5は速度制御駆動によるロード実施中に外部からショックを受けてもロードを継続したときのVCM電流プロファイルの一例を示す図である。図5のVCM電流プロファイルは時刻 $t_2$ にショックを受けたときのものである。速度制御電流部C3は、ショックによる瞬間的なヘッド速度の変動により、速度制御が不安定になり、時刻 $t_2$ から $t_1$ にかけて、過大なVCM電流がVCMコイル5に流れている様子を示している。このとき、ヘッドスライダ4が時刻 $t_1$ 以前に異常な速度でディスク1上に進入してしまう危険性がある。

【0031】しかし、実施の形態1のディスクドライブ装置は、速度制御駆動によるロード／アンロード実施中にショックを受けても、速やかに強制駆動によるアンロードを実施することにより、上記のようなアクシデンタルランディングを回避することができる。

【0032】図6は実施の形態1のディスクドライブ装置におけるヘッドスライダ4のロードシーケンスを示すフローチャートである。ステップS1でロードシーケンスを開始すると、CPU10は、ステップS2でVCMドライバ12、VCMコイル5、速度検出回路13により構成される制御ループにより、ヘッドスライダ4の速度制御駆動によるロードを開始させる。

【0033】上記ロードの実施中にCPU10の第1の

10

20

30

40

50



判定手段は、ステップS3でショックセンサ14からのショック電圧を第1の基準レベルと比較することによりロードの中止を要するショックを受けたか否かを判定する。CPU10は、ステップS3でロードの中止を要するショックを受けたと判定しなければ、ステップS4でロードを終了したか否かを判定し、ロードを終了していなければ、ステップS3に戻り、またロードを終了していたら、ステップS7に進み、ロードシーケンスを完了する。

【0034】もしも、ステップS3でロードの中止を要するショックを受けたと判定したときには、CPU10の第1のロード／アンロード手段は、ステップS5でロードを中止させ、ステップS6で強制駆動によるアンロードを実施させ、ヘッドアーム3を退避位置に戻す。ステップS6のアンロードが終了したら、ステップS2に戻り、第1のロード／アンロード手段は再ロードを開始させる。

【0035】図7は実施の形態1のディスクドライブ装置において速度制御駆動によるロード実施中にショックを受けたときのショックセンサ素子14bのショック電圧VshのプロファイルおよびVCM電流プロファイルの一例を示す図であり、(a)はショック電圧プロファイル、(b)はVCM電流プロファイルである。ディスクドライブ装置は、時刻t0でヘッドアーム3のロードを開始し、時刻t2で外部からショックを受けたのでロードを中止し、時刻t2からt3で緊急アンロードを実施し、時刻t3で再びロードを開始し、時刻t4でロードを終了している。図7(b)に示すVCM電流プロファイルは、パルス電流部P3と、速度制御電流部C4と、定電流部Jと、パルス電流部P4、P5と、速度制御電流部C5からなる。パルス電流部P3およびP5は図4(a)のパルス電流部P1と同じであり、パルス電流部P4は図4(b)のパルス電流部P2と同じである。また、速度制御電流部C5は図4(a)の速度制御電流部C1とほぼ同じである。

【0036】図7(a)示す時刻t2におけるショック電圧のレベルは、第1の基準レベルVt1よりも大きいので、ヘッドスライダ4の強制駆動によるアンロードを実施する(図6のステップS3、S5、S6参照)。これにより駆動電流は、図7(b)に示すように速度制御電流部C4と極性が逆である定電流部Jとなる。速度制御電流部C4によりランプ6の表面をロード方向に摺動中だったヘッドアーム3は、定電流部Jにより摺動方向を反転させ、時刻t3で退避位置に戻る。さらヘッドスライダ4は、時刻t3からt4でパルス電流部P5および速度制御電流部C5により、ディスク1上にロードされる。

【0037】図8は実施の形態1のディスクドライブ装置におけるヘッドスライダ4のアンロードシーケンスを示すフローチャートである。ステップS11のアンロー

ドシーケンスの開始とともに、ステップS12の速度制御駆動によるアンロードを開始する。上記アンロードの実施中にCPU10の第2の判定手段は、ステップS13でショックセンサ14からのショック電圧を第2の基準レベルと比較することにより速度制御駆動の中止を要するショックを受けたか否かを判定する。CPU10は、ステップS13で速度制御駆動の中止を要するショックを受けたと判定しなければ、ステップS4で速度制御駆動によるアンロードを終了したか否かを判定し、アンロードを終了していたら、ステップS17に進み、アンロードシーケンスを完了する。

【0038】もしも、ステップS13でショックを受けたと判定したときには、CPU10の第2のロード／アンロード手段は、ステップS15で速度制御駆動を中止させ、ステップS16で強制駆動によるアンロードを実施させ、ヘッドアーム3を退避位置に戻し、ステップS17でアンロードシーケンスを完了する。

【0039】このように実施の形態1によれば、ヘッドスライダ4のロード実施中にショックを感知したら、ロードを中止してアンロードを実施し、アンロードを終了したら再ロードを実施し、また速度制御駆動によるアンロードの実施中にショックを感知したら、速度制御駆動を中止し、速度を制御しない駆動によりヘッドスライダ4のアンロードを実施することにより、ロード／アンロード実施中にショックを受けてもアクシデンタルランディングを防止することができる。

【0040】なお、ショック感知によるアンロードが繰り返された場合、それが所定回数に達したら、アンロードが終了しても再ロードを実施しないようにしても良い。また、ショックのレベルに加え、ショックを受けたときのランプ6に対するヘッドスライダ4の位置等の他の要素を考慮して、ロードの中止あるいは速度制御駆動に中止を要するか否かの判定をしても良い。

#### 【0041】実施の形態2

図9は本発明の実施の形態2のディスクドライブ装置の構成を示す図である。図9に示すディスクドライブ装置は、ディスク1と、スピンドルモータ2と、ヘッドアーム3と、ヘッドスライダ4と、VCMコイル5と、ランプ6と、クラッシュストップ7と、CPU20と、スピンドルドライバ11と、VCMドライバ12と、回転速度検知回路21とを有する。なお、図9において図1と同じものには同じ符号を付してある。

【0042】実施の形態2のディスクドライブ装置は、スピンドルモータ2の回転速度が設定速度に対して所定の許容範囲内にあることを確認してからヘッドスライダ4のロードを実施することを特徴とするものである。スピンドルモータ2の回転速度が異常(許容範囲から外れた速度)となることは、スピンドルモータ2の異常停止の可能性を含んでいる。ヘッドアームロードの際のスピンドルモータ2の異常停止は、確実にアクシデンタルラ

10

20

30

40

50

ンディングを招く。またヘッドアームロードの際のスピン  
 ドルモータ 2 の回転速度の異常は、アクシデンタルラン  
 ディングを招く危険性がある。ヘッドスライダ 4 のロー  
 ドを実施させる前にスピンドルモータ 2 の回転速度が  
 正常であるか否かを確認し、正常であるときにのみロー  
 ドを実施させることにより、ロードの際のスピン  
 ドルモータ 2 の異常に起因するアクシデンタルランディングを  
 防止することができる。

【0043】回転速度検知回路 21 は、CPU 10 から  
 の命令に従って、スピンドルモータ 2 の回転速度を検知  
 し、その値を CPU 10 に転送する。CPU 20 と回転  
 速度検知回路 21 とは、VCM ドライバ 12 を介してロー  
 ド／アンロード機構を制御するヘッド機構制御装置を  
 構成する。CPU 20 は、回転速度検知回路 21 により  
 検知された回転速度が設定回転速度に対して所定の許容  
 範囲内にあるか否かを判定する判定手段と、上記検知さ  
 れた回転速度が許容範囲内にあるときにのみ、ヘッドス  
 ライダ 4 のロードを実施させる進入制御手段とを有す  
 る。上記の許容範囲は、例えば 4000 [RPM] の設  
 定回転速度に対して  $\pm 0.3\%$  以内である。上記それぞ  
 れの手段は、例えば CPU 20 内の記憶素子に記憶され  
 たマイクロコードに基づくものである。また CPU 20  
 は、スピンドルドライバ 11 を介してスピンドルモータ  
 2 を制御するスピンドルモータ制御装置を構成する。

【0044】図 10 は図 9 に示すディスクドライブ装置  
 におけるヘッドスライダ 4 のロードシーケンスを示すフ  
 ローチャートである。ステップ S 21 でロードシーケ  
 スを開始すると、まずステップ S 22 で回転速度検知回  
 路 21 によりスピンドルモータ 2 の回転速度を検知す  
 る。次にステップ S 23 で CPU 10 の判定手段は、検  
 知されたスピンドル回転速度が、許容範囲内にあるか否  
 かを判断し、ステップ S 13 でスピンドル回転速度が許  
 容範囲内にあり、スピンドルモータ 2 が正常に回転して  
 いれば、CPU 10 の進入制御手段は、ステップ S 24  
 でヘッドスライダ 4 のロードを実施させ、ステップ S 2  
 5 でロードシーケンスを終了する。ステップ S 24 にお  
 けるロードは、例えば上記実施の形態 1 において説明し  
 た速度制御駆動により実施させる。

【0045】もしも、ステップ 23 でスピンドル回転速  
 度が許容範囲外にあり、スピンドルモータ 2 が正常に回  
 転していなければステップ S 22 に戻る。すなわち、スピ  
 ンドルモータ 2 が正常に回転していることを確認する  
 まで、ステップ S 22 および S 23 からなるループを繰  
 り返し、ロードを実施しない。

【0046】このように実施の形態 2 によれば、スピ  
 ンドルモータ 2 が正常に回転していることを確認してか  
 ら、ヘッドスライダ 4 のロードを実施させることによ  
 り、ロードの際のスピン  
 ドルモータ 2 の異常に起因する  
 アクシデンタルランディングを防止することができる。

【0047】なお、図 10 におけるステップ S 22 およ

び S 23 からなるループを所定回数あるいは所定時間繰  
 り返したら、ロードシーケンスを中止するようにしても  
 良い。また、上記実施の形態 2 におけるヘッド機構制御  
 装置は、CSS 型のディスクドライブ装置に適用しても  
 良い。

#### 【0048】実施の形態 3

本発明の実施の形態 3 のディスクドライブ装置の構成  
 は、図 9 に示す上記実施の形態 2 のディスクドライブ装  
 置において、CPU 20 を CPU 30 としたものである。

【0049】実施の形態 3 のディスクドライブ装置は、  
 ヘッドスライダ 4 がロードされ、データの書き込み／読  
 み出し等のオペレーションが実施されているときに、スピ  
 ンドルモータ 2 の回転速度が設定回転速度に対して所  
 定の許容範囲から外れたら、ヘッドスライダ 4 のアンロ  
 ードを実施することを特徴とするものである。スピンド  
 ルモータ 2 の回転速度が異常（許容範囲から外れた速  
 度）となることは、スピンドルモータ 2 の異常停止の可  
 能性を含んでいる。オペレーションの実施中（ヘッドス  
 ライダ 4 はディスク 1 上に位置している）におけるヘッ  
 ドアームロードの際のスピン  
 ドルモータ 2 の異常停止  
 は、確実にアクシデンタルランディングを招く。またオ  
 ペレーションの実施中におけるスピンドルモータ 2 の回  
 転速度の異常は、アクシデンタルランディングを招く危  
 険性がある。スピンドルモータ 2 の回転速度が許容範囲  
 から外れたら、ヘッドスライダ 4 のアンロードを実施さ  
 せることにより、オペレーションの実施中のスピンドル  
 モータ 2 の異常に起因するアクシデンタルランディング  
 を防止することができる。

【0050】CPU 30 と回転速度検知回路 21 とは、  
 VCM ドライバ 12 を介してロード／アンロード機構を  
 制御するヘッド機構制御装置を構成する。CPU 30  
 は、回転速度検知回路 21 により検知された回転速度が  
 設定回転速度に対して所定の許容範囲から外れているか  
 否かを判定する判定手段と、上記検知された回転速度が  
 許容範囲から外れていたら、ヘッドスライダ 4 のアンロ  
 ードを実施させる退避制御手段とを有する。上記の許容  
 範囲は、例えば 4000 [RPM] の設定回転速度に対  
 して  $\pm 0.6\%$  以内である。上記それぞれの手段は、例  
 えば CPU 30 内の記憶素子に記憶されたマイクロコード  
 に基づくものもある。また CPU 30 は、スピンドル  
 ドライバ 11 を介してスピンドルモータ 2 を制御するスピ  
 ンドルモータ制御装置を構成する。

【0051】図 11 は実施の形態 3 のディスクドライブ  
 装置におけるスピンドル回転速度異常によるアンロード  
 シーケンスを示すフローチャートである。ステップ S 3  
 1 でヘッドスライダ 4 がロードされ、オペレーションが  
 開始されると、ステップ S 32 で回転速度検知回路 21  
 により、スピンドルモータ 2 の回転速度を検知し、ステ  
 ップ S 33 で CPU 10 の判定手段は、検知されたスピ

ンドル回転速度が、許容範囲を外れているか否かを判断し、許容範囲内にあればステップS32に戻る。すなわち、ステップS32およびS33のループでオペレーション実施中のスピンドル回転速度を継続的に監視する。

【0052】もしも、ステップS33でスピンドル回転速度が許容範囲から外れたら、ステップS34でCPU10はオペレーションを中止し、ステップS35でCPU10の退避制御手段は、ヘッドスライダ4のアンロードを実施させ、ステップS36でスピンドル回転速度異常によるアンロードシーケンスを終了する。なお、ステップS36におけるアンロードは、速度制御駆動によるアンロードあるいは強制駆動によるアンロードのいずれを用いても良い。

【0053】このように実施の形態3によれば、オペレーション実施中にスピンドルモータ2の回転速度が許容範囲を外れたら、ヘッドスライダ4のアンロードを実施させることにより、オペレーション実施中のスピンドルモータ2の異常に起因するアクシデンタルランディングを防止することができる。

【0054】なお、上記実施の形態3におけるヘッド機構制御装置は、CSS型のディスクドライブ装置に適用しても良い。

#### 【0055】実施の形態4

本発明の実施の形態4のディスクドライブ装置の構成は、図9に示す上記実施の形態2のディスクドライブ装置においてCPU20をCPU40としたものである。

【0056】実施の形態4のディスクドライブ装置は、スピンドル回転速度を変更する際に、ヘッドスライダ4をアンロードしてから、スピンドル回転速度の変更を実施し、スピンドル回転速度が新しい設定回転速度に安定したこと（新しい設定回転速度に対して所定の許容範囲内にあること）を確認してから、ヘッドスライダを再びロードすることを特徴とするものである。スピンドルモータ2の回転速度を変更することは、スピンドルモータ2の回転速度異常あるいは異常停止の可能性を多分に含んでいる。スピンドル回転速度の変更の際に、ヘッドスライダ4がディスク1上に位置していると、アクシデンタルランディングを招く危険性が多分にある。スピンドル回転速度の変更の際にヘッドスライダ4をアンロードし、スピンドル回転速度が新しい設定回転速度に安定してからヘッドスライダ4をロードするようにすることにより、スピンドル回転速度の変更の際のアクシデンタルランディングを防止することができる。

【0057】スピンドル回転速度の変更は、例えばLOW-RPMバーニッシュやLOW-RPMリーディング等のLOW-RPMオペレーションに移行する際、あるいはLOW-RPMオペレーションから通常回転速度オペレーションに戻る際に実施される。LOW-RPMバーニッシュは、スピンドル回転速度を通常よりも下げ、ヘッドスライダ4の浮上量を小さくし、ディスク1表面

の突起をヘッドスライダ4により除去する処理である。またLOW-RPMオペレーションは、ヘッドスライダ4の浮上量を小さくしてデータの読み書きをする処理である。

【0058】CPU40と回転速度検知回路21とは、VCMドライバ12を介してロード／アンロード機構を制御するヘッド機構制御装置を構成する。CPU40は、スピンドルモータ2の設定回転速度を第1の回転速度（通常回転速度）から第2の回転速度（LOW-RPM）に変更する回転速度変更の実施通知をCPU40の上位制御装置やCPU40の他の手段から受けたら、ヘッドスライダ4のアンロードを実施させる退避制御手段と、アンロードが終了してから、スピンドルモータ2の設定回転速度の変更を実施させる回転速度変更制御手段と、回転速度検知回路21により検知された回転速度が第2の回転速度に対して所定の許容範囲内にあるか否かを判定する判定手段と、上記検知された回転速度が許容範囲内にあるときに、ヘッドスライダ4のロードを実施させる進入制御手段とを有することを特徴とするものである。上記の許容範囲は、例えば3000[RPM]の第2の回転速度に対して±0.3%以内である。上記それぞれの手段は、例えばCPU40内の記憶素子に記憶されたマイクロコードに基づくものである。またCPU40は、スピンドルドライバ11を介してスピンドルモータ2を制御するスピンドルモータ制御装置を構成する。上記の回転速度変更制御手段は、スピンドルモータ制御装置によりスピンドル回転速度の変更を実施させる。

【0059】図12は実施の形態4のディスクドライブ装置におけるスピンドル回転速度変更シーケンスを示すフローチャートである。図12に示すシーケンスは、スピンドル回転速度を下げる場合（例えば、通常回転速度オペレーションからLOW-RPMオペレーションに移行する場合）と、スピンドル回転速度を上げる場合（例えば、LOW-RPMオペレーションから通常回転速度オペレーションに移行する場合）のいずれにも適用できる。

【0060】ステップS41でスピンドル回転速度の変更通知に従い、通常回転速度オペレーションを終了し、スピンドル回転速度変更シーケンスを開始すると、まずステップS42でCPU10の退避制御手段は、ヘッドスライダ4のアンロードを実施する。このアンロードは、速度制御駆動によりアンロードあるいは強制駆動によるアンロードのいずれでも良い。

【0061】次にステップS43でCPU10の回転速度変更制御手段は、スピンドルモータ制御装置によりスピンドルモータ回転の変更を実施させる。これにより、スピンドルモータの回転速度は、第1の回転速度から第2の回転速度に向けて変化する。

【0062】次にステップS44でCPU10は、回転

速度検知回路21により、スピンドルモータ2の回転速度を検知し、ステップS45でCPU10の判定手段は、上記検知された回転速度が第2の回転速度に対して許容範囲内にあるか否かを判定し、上記検知された回転速度が許容範囲から外れており、正常に変更されていなければステップS44に戻る。すなわち、スピンドルモータ2の回転速度が正常に変更されたことを確認するまで、ステップS44およびS45からなるループを繰り返す。

【0063】また、ステップS45でスピンドル回転速度が許容範囲内にあり、スピンドルモータ2の回転速度が正常に変更されたことが確認されたら、ステップS46でCPU10の進入制御手段は、ヘッドスライダ4のロードを実施させる。ヘッドスライダ4のロードを終了したら、ステップS47でスピンドル回転速度変更シーケンスを完了し、例えばLOW-RPMオペレーションに移行する。

【0064】このように実施の形態4によれば、スピンドル回転速度を変更する際に、ヘッドスライダ4をアンロードしてから、スピンドル回転速度の変更を実施し、スピンドル回転速度が新しい設定回転速度に安定したことを確認してから、ヘッドスライダ4を再びロードすることにより、回転速度変更の際のスピンドルモータ2の異常に起因するアクシデンタルランディングを防止することができる。

【0065】なお、上記実施の形態4におけるヘッド機構制御装置は、CSS型のディスクドライブ装置に適用しても良い。

#### 【0066】実施の形態5

図13は本発明の実施の形態5のディスクドライブ装置の構成を示す図である。図13に示すディスクドライブ装置は、ディスク1と、スピンドルモータ2と、ヘッドアーム3と、ヘッドスライダ4と、VCMコイル5と、ランプ6と、クラッシュストップ7と、CPU50と、スピンドルドライバ11と、VCMドライバ12と、監視タイマ51と、タイマリセット回路52と、アンロード制御補助回路53とを有する。なお、図13において図1と同じものには同じ符号を付してある。

【0067】監視タイマ51は、例えば一定の時間間隔でカウントアップ動作をし、リセットパルスPrによりリセットされ、オーバーフローしたときに”H”レベルのタイムアップ信号Tuを出力するカウンタ回路51aを有する。このカウンタ51aは、例えば図13に示すように1ビットのオーバーフロービット51bを有し、12ビットカウンタ回路である。オーバーフロービット51bのビット値がタイムアップ信号Tuとなる。カウンタ回路51aがオーバーフローすると、オーバーフロービット51bは”0”から”1”(”L”レベルから”H”レベル)に変化する。タイマリセット回路52は、ディスク1が所定の回数回転するごとにリセットパ

ルスPrを出力するものであり、例えばディスク1の1回転を検知する回路と、ディスク1の1回転が検知されるごとにカウントアップするカウンタ回路と、カウンタ出力が所定値に達したらリセットパルスPrを出力するとともに、カウンタ回路をリセットする回路とを有する。アンロード制御補助回路53は、例えばタイムアップ信号Tuが”H”レベルのときONするトランジスタ53aを有する。トランジスタ53aのベース端子にはタイムアップ信号Tuが入力され、トランジスタ53aのエミッタ端子は接地され、コレクタ端子はVCMドライバ12の端子Suに接続されている。VCMドライバ12は、端子Suが接地されると、ヘッドスライダ4のアンロードを実施する。

【0068】CPU50と、監視タイマ51と、タイマリセット回路52と、アンロード制御補助回路53とは、VCMドライバ12を介してロード/アンロード機構を制御するヘッド機構制御装置を構成する。またCPU50は、スピンドルドライバ11を介してスピンドルモータ2を制御するスピンドルモータ制御装置を構成する。CPU50は、ヘッド機構制御装置に属する、ロード/アンロードを実施させるための進入/退避制御手段、およびスピンドルモータ制御装置に属する、スピンドルモータ2を駆動させるための回転制御手段を有する。これらの手段は、CPU50内に記憶されたマイクロコードに基づくものである。

【0069】CPU50のマイクロコードの暴走等により、上記マイクロコードに基づく進入/退避制御手段および回転制御手段が正常に動作せず、ヘッドスライダ4がディスク1上に位置しているにもかかわらず、スピンドルモータ2を停止させてしまったとき、あるいは上記実施の形態3または4における退避手段が正常に動作しなかったとき、アクシデンタルランディングを招く。

【0070】実施の形態5のディスクドライブ装置は、監視タイマ51とタイマリセット回路52によりスピンドル回転速度を監視し、スピンドル回転速度が異常低下したら、退避制御補助回路53により、マイクロコードに基づく手段に関わらず、ヘッドスライダ4のアンロードを実施することを特徴とするものである。スピンドル回転速度が低下したら、マイクロコードに基づく手段に関わらず、アンロードを実施することにより、マイクロコードに基づく手段が異常動作をしたときにも、アクシデンタルランディングを防止することができる。

【0071】次に実施の形態5のディスクドライブ装置におけるヘッド機構制御装置の動作を説明する。スピンドルモータ2によりディスク1が正常な回転速度で回転しているときには、監視タイマ51がタイムアップするよりも短い時間間隔でタイマリセット回路52がリセットパルスPrを出力する。このため監視タイマ51のオーバーフロービット51bは常に”L”レベルであり、退避制御補助回路53のトランジスタ53aは常にOF

Fしている。

【0072】スピンドル回転速度が異常低下すると、タイマリセット回路52からのリセットパルスPrの時間間隔が長くなり、監視タイマ51がタイムアップすると、オーバーフロービット51bすなわちタイムアップ信号Tuが”L”レベルから”H”レベルに変化する。タイムアップ信号Tuが”H”レベルに変化すると、トランジスタ53aがターンONし、VCMドライバ12の端子Suが接地され、VCMドライバ12がリセットされる。するとVCMドライバ12は図示しないリトラクト回路を動作させ、これによりリトラクト回路はヘッドスライダ4のアンロードを実施させる。上記のリトラクト回路は、スピンドルモータ2が発生させる逆起電力からVCMコイル5に流す駆動電流を生成する回路である。もしも、このヘッド機構制御装置の進入/退避制御手段およびスピンドルモータ制御装置の回転制御手段がマイクロコードの暴走等により正常に動作せず、ヘッドスライダ4をディスク1上に置いたまま、スピンドルモータ2を停止させてしまうことがあっても、ヘッドスライダ4は、監視タイマ51とタイマリセット回路52と退避制御補助回路53によりスピンドルモータ2が停止する前にアンロードされる。

【0073】このように実施の形態5によれば、監視タイマ51とタイマリセット回路52によりスピンドル回転速度を監視し、スピンドル回転速度が異常低下したら、退避制御補助回路53により、マイクロコードに基づく手段に関わらず、ヘッドスライダ4のアンロードを実施することにより、マイクロコードに基づく手段が異常動作をしたときにも、アクシデンタルランディングを防止することができる。

【0074】なお、上記実施の形態5におけるヘッド機構制御装置は、CSS型のディスクドライブ装置に適用しても良い。

#### 【0075】実施の形態6

図14は実施の形態6のディスクドライブ装置の構成を示す図である。図14に示すディスクドライブ装置は、ディスク1と、スピンドルモータ2と、ヘッドアーム3と、ヘッドスライダ4と、VCMコイル5と、ランプ6と、クラッシュストップ7と、CPU60と、スピンドルドライバ11と、VCMドライバ12と、クロック発生回路61と、スイッチ回路62と、本発明の信号供給制御装置63とを有する。なお、図14において図1と同じものには同じ符号を付してある。

【0076】クロック発生回路61は、例えば40[MHz]のクロックCkを発生させるものである。クロックCkは、スイッチ回路62を介して駆動源信号としてスピンドルドライバ11に供給される。スピンドルドライバ11は、クロックCkを用いてスピンドルモータ2の駆動信号を生成する。スイッチ回路62は、信号供給制御装置63からの制御信号Scに従って開閉する。

【0077】信号供給制御装置63は、CPU60からのワードデータを受信するデータ受信部63aと、データ受信部63aによりキーワードが受信されると、すなわち上記のワードデータが予め記憶しているキーワードと一致する場合、制御信号Scによりスイッチ回路62を開放し、スピンドルドライバ11に対するクロックCkの供給を停止させる供給制御部63cとを有する。

【0078】データ受信部63aは、例えば2ビットのレジスタ63bを有する。1ワードデータは、例えば2×2ビットのパラレル/シリアル複合データである。すなわち、レジスタ63bにより受信された2ビットのパラレルデータb11、b12と、このパラレルデータb11、b12に続いてレジスタ63bにより受信された2ビットのパラレルデータb21、b22からなるパラレル/シリアル複合データを1ワードとする。

【0079】供給制御部63cが予め記憶しているキーワードは、例えば”b11、b12、b21、b22”=”0、1、1、0”なるワードデータである。レジスタ63bにより受信されたワードデータが、上記のキーワードと一致したときに、制御信号Scによりスイッチ回路62を開放し、スピンドルドライバ11に対するクロックCkの供給を停止させる。スピンドルドライバ11は、クロックCkの供給が停止されると、もはやスピンドルモータ2を駆動することができなくなり、スピンドルモータ2は停止し、これによりディスク1は回転停止する。スピンドルドライバ11に対するクロックCkの供給停止は、例えばパワーセーブモードの際に実施される。

【0080】ところで、クロックCkの供給停止によるスピンドルモータ2の停止の際に、ヘッドスライダ4がディスク1上にあると、アクシデンタルランディングを招く。信号供給制御装置の誤動作はアクシデンタルランディングにつながる。従来の信号供給制御装置は所定値のビットデータを受信したらクロックCkの供給を停止する構成であったが、CPU60のマイクロコードの暴走等により、上記所定値のビットデータが信号供給制御装置に誤って転送され、信号供給制御装置が誤動作してしまう危険性があった。

【0081】本発明の信号供給制御装置63は、キーワードを受信したらクロックCkの供給を停止することを特徴とするものである。CPU60のマイクロコードの暴走等により、信号供給制御装置63にキーワードが誤転送される危険性は、所定のビットデータが誤転送される場合に比べて小さい。ワードデータのビット数を増やせば、キーワードが誤転送される危険性を限りなく小さくすることができる。従ってキーワードによりクロックCkの供給を制御することにより、信号供給制御装置の誤動作を回避し、信号供給制御装置の誤動作によるアクシデンタルランディングを防止することができる。

【0082】このように実施の形態6によれば、キーワードを受信したらクロックCkの供給を停止する信号供

給制御装置 6 3 を用いてスピンドルドライバ 2 に対するクロック Ck の供給を制御することにより、信号供給制御装置の誤動作によるアクシデンタルランディングを防止することができる。

【0083】なお、ワード単位を  $n \times m$  ビット ( $n$ 、 $m$  は正の整数) としても良い。また信号供給制御装置 6 3 は、クロックの供給だけでなく、電源等の駆動源信号の供給に対しても適用可能である。また信号供給制御装置 6 3 は、スピンドルドライバ 1 1 だけでなく、他の作動機構の駆動回路に対する駆動源信号の供給にも適用可能である。また信号供給制御装置 6 3 は、CSS 型のディスクドライブ装置に適用しても良い。

【0084】

【発明の効果】以上説明したように本発明のヘッド機構制御装置およびこれを用いたディスクドライブ装置によれば、変換器ヘッドのロード実施中に、ロードの中止を要するショックを感知したら、ロードを中止してアンロードを実施し、また変換器ヘッドの速度制御を伴うアンロード実施中に、速度制御の中止を要するショックを感知したら、速度制御駆動を中止して変換器ヘッドの速度を制御しないアンロードを実施させることにより、ロード／アンロード実施中にショックを受けてもアクシデンタルランディングを防止することができるという効果がある。

【0085】また本発明の他のヘッド機構制御装置およびこれを用いたディスクドライブ装置によれば、記録媒体の回転速度が所定範囲内にあることを確認してから、記録媒体上の所定領域に変換器ヘッドを進入させ、また記録媒体の回転速度が所定範囲から外れたら、記録媒体上の所定領域から変換器ヘッドを退避させることにより記録媒体の回転速度異常によるアクシデンタルランディングを防止することができるという効果がある。

【0086】また本発明の他のヘッド機構制御装置およびこれを用いたディスクドライブ装置によれば、記録媒体の設定回転速度を第 1 の回転速度から第 2 の回転速度に変更する際に、変換器ヘッドのアンロードを実施してから、記録媒体のスピンドル回転速度の変更を実施させ、スピンドル回転速度が第 2 の回転速度に対して所定範囲内にあることを確認してから、変換器ヘッドのロードを実施させることにより、回転速度変更の際の記録媒体の回転速度異常に起因するアクシデンタルランディングを防止することができるという効果がある。

【0087】また本発明の他のヘッド機構制御装置およびこれを用いたディスクドライブ装置は、記録媒体が所定の回数回転するごとに監視タイマをリセットし、監視タイマがタイムアップしたら、退避制御手段に関わらず、変換器ヘッドの退避を実施させることにより、退避制御手段が異常動作をしたときにも、アクシデンタルランディングを防止することができるという効果がある。

【0088】本発明の信号供給制御装置およびこれを用

いたディスクドライブ装置によれば、キーワードを受信したら駆動源信号の供給を停止させることにより信号供給制御装置の誤動作を回避することができる、信号供給制御装置の誤動作によるアクシデンタルランディングを防止することができるという効果がある。

【図面の簡単な説明】

【図 1】本発明の実施の形態 1 のディスクドライブ装置の構成を示す図である。

【図 2】本発明の実施の形態 1 のディスクドライブ装置におけるヘッドスライダのロード／アンロードを説明する図である。

【図 3】本発明の実施の形態 1 のディスクドライブ装置においてロード／アンロード機構を制御するヘッド制御装置の構成を示す図である。

【図 4】ディスクドライブ装置におけるロード／アンロードの際の VCM 電流プロファイルの一例を示す図である。

【図 5】ディスクドライブ装置においてロード中に外部からショックを受けてもロードを継続したときの VCM 電流プロファイルの一例を示す図である。

【図 6】本発明の実施の形態 1 のディスクドライブ装置におけるロードシーケンスを示すフローチャートである。

【図 7】本発明の実施の形態 1 のディスクドライブ装置においてロード中にショックを受けたときのショック電圧プロファイルおよび VCM 電流プロファイルを示す図である。

【図 8】本発明の実施の形態 1 のディスクドライブ装置におけるアンロードシーケンスを示すフローチャートである。

【図 9】本発明の実施の形態 2 のディスクドライブ装置の構成を示す図である。

【図 10】本発明の実施の形態 2 のディスクドライブ装置におけるロードシーケンスを示すフローチャートである。

【図 11】本発明の実施の形態 3 のディスクドライブ装置におけるスピンドル回転速度異常によるアンロードシーケンスを示すフローチャートである。

【図 12】本発明の実施の形態 4 のディスクドライブ装置におけるスピンドル回転数変更シーケンスを示すフローチャートである。

【図 13】本発明の実施の形態 5 のディスクドライブ装置の構成を示す図である。

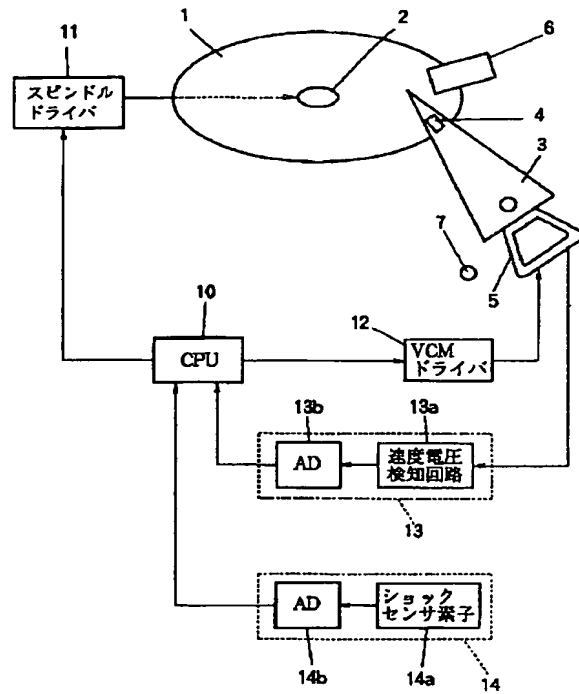
【図 14】本発明の実施の形態 6 のディスクドライブ装置の構成を示す図である。

【符号の説明】

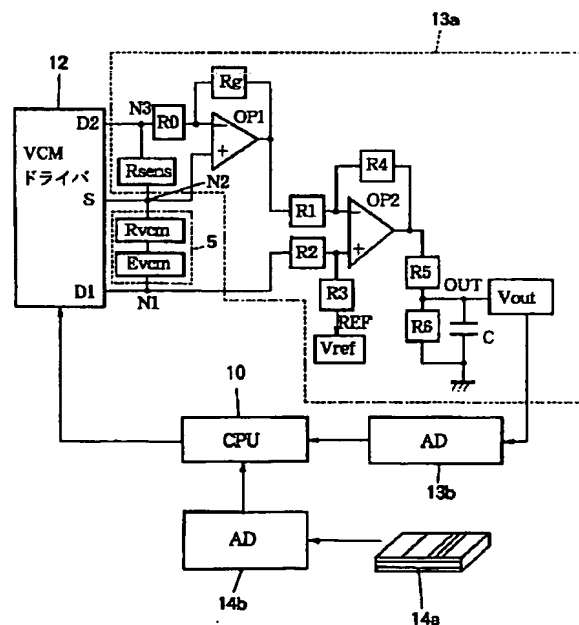
1 ディスク、 2 スピンドルモータ、 3 ヘッドアーム、 4 ヘッドスライダ、 5 VCM コイル、 6 ランプ、 10、20、30、40、50、60 CPU、 11 スピンドルドライバ、 12 VC

Mドライバ、13 速度検知回路、14 ショックセンサ、21 回転速度検知回路、51 監視タイマ、

【図1】

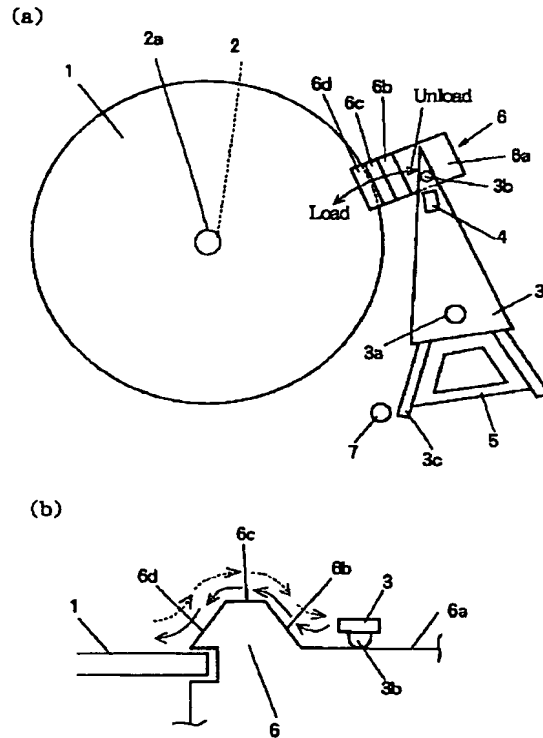


【図3】

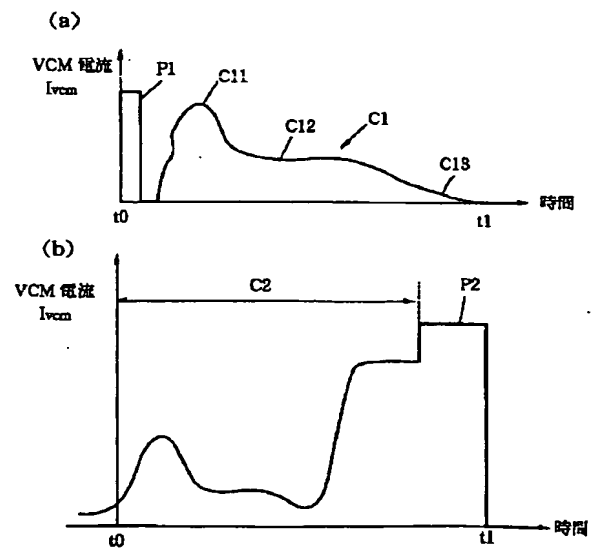


52 タイマリセット回路、53 退避制御補助回路、63 信号供給制御装置。

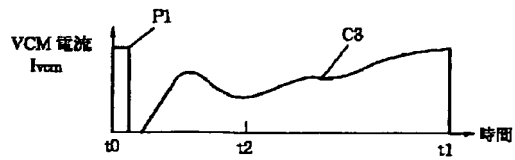
【図2】



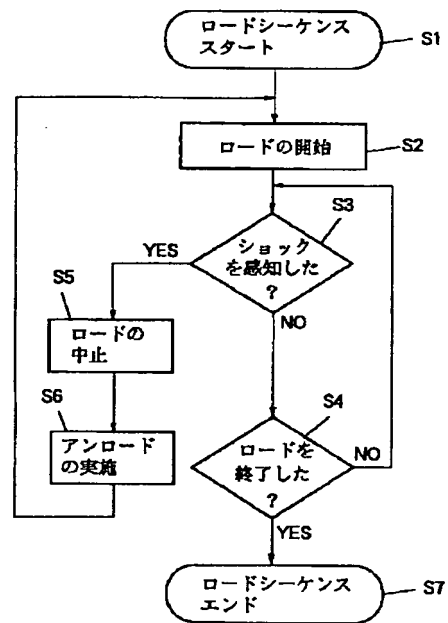
【図4】



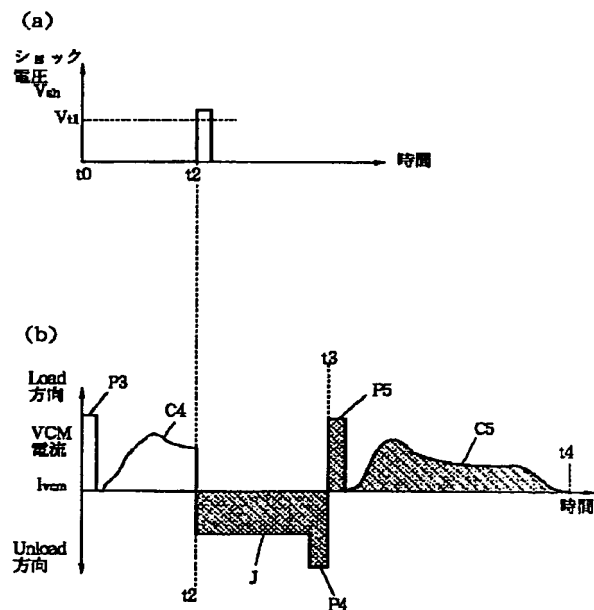
【図 5】



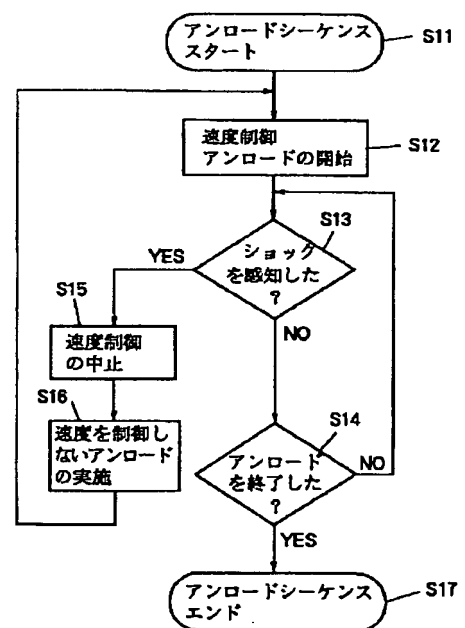
【図 6】



【図 7】

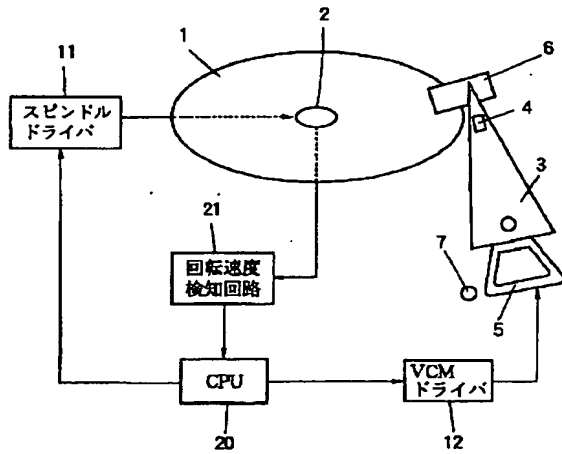


【図 8】

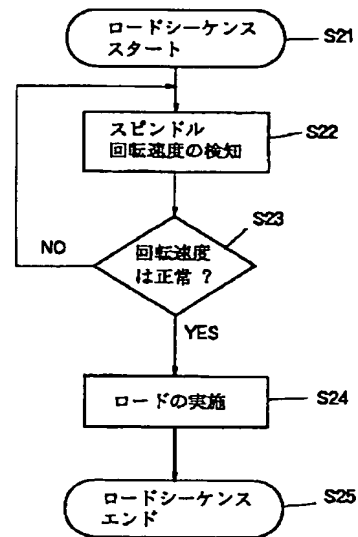




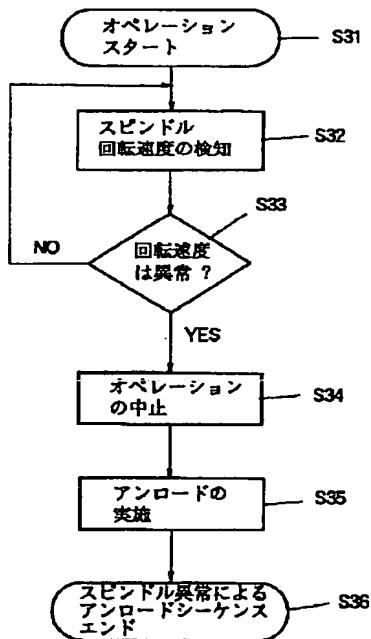
【図 9】



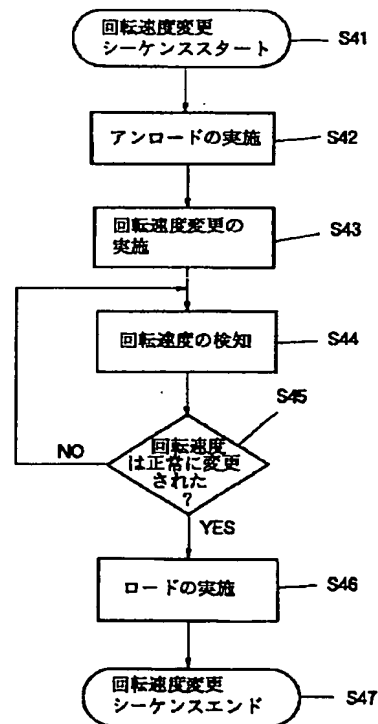
【図 10】



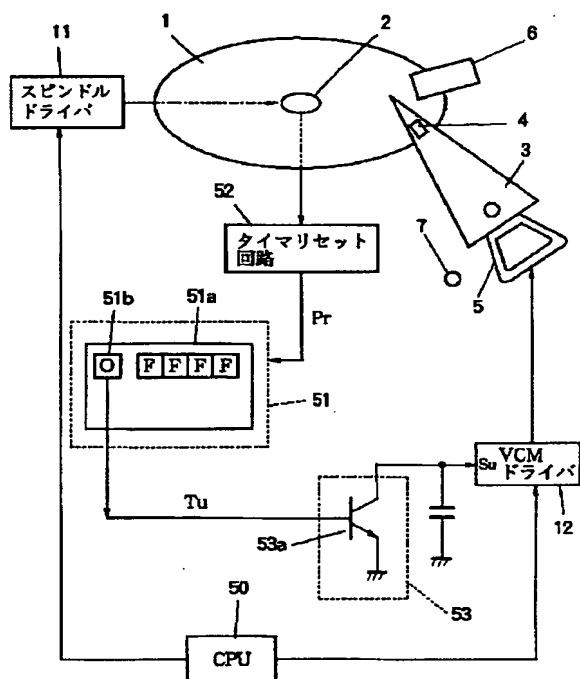
【図 11】



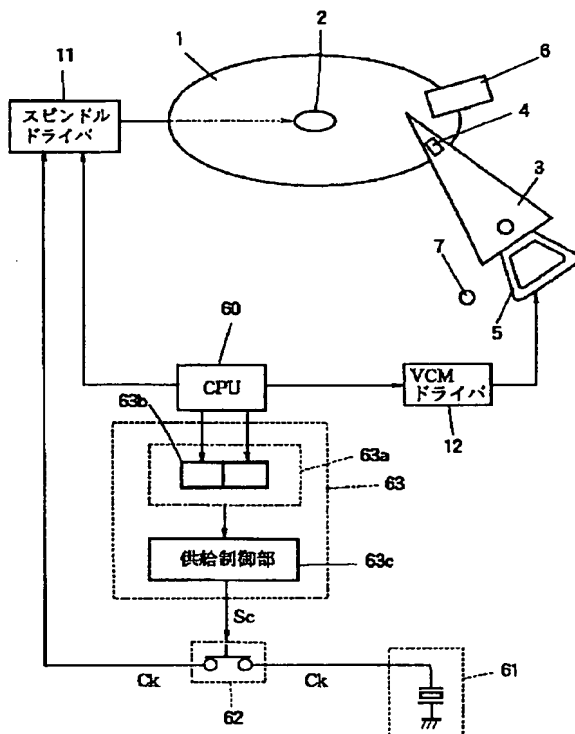
【図 12】



【図 13】



【図 14】



フロントページの続き

- (72)発明者 小笠原 健治  
神奈川県藤沢市桐原町1番地 日本アイ・ビー・エム株式会社 藤沢事業所内
- (72)発明者 天野 芳郎  
神奈川県藤沢市桐原町1番地 日本アイ・ビー・エム株式会社 藤沢事業所内
- (72)発明者 清水 雅裕  
神奈川県藤沢市桐原町1番地 日本アイ・ビー・エム株式会社 藤沢事業所内
- (72)発明者 栗原 秀輔  
神奈川県藤沢市桐原町1番地 日本アイ・ビー・エム株式会社 藤沢事業所内
- (72)発明者 土本 和成  
神奈川県藤沢市桐原町1番地 日本アイ・ビー・エム株式会社 藤沢事業所内

- (72)発明者 北崎 信幸  
神奈川県藤沢市桐原町1番地 日本アイ・ビー・エム株式会社 藤沢事業所内
- (72)発明者 上野 眞司  
神奈川県藤沢市桐原町1番地 日本アイ・ビー・エム株式会社 藤沢事業所内
- (72)発明者 米田 勲  
神奈川県藤沢市桐原町1番地 日本アイ・ビー・エム株式会社 藤沢事業所内
- (72)発明者 横江 祐司  
神奈川県藤沢市桐原町1番地 日本アイ・ビー・エム株式会社 藤沢事業所内
- (72)発明者 佐井 文憲  
神奈川県藤沢市桐原町1番地 日本アイ・ビー・エム株式会社 藤沢事業所内